

## KOREAN PATENT ABSTRACTS

(11)Publication  
number:

1020010045333 A

(43)Date of publication of application:  
05.06.2001

(21)Application number: 1019990048593

(71)Applicant:

SAMSUNG ELECTRONICS  
CO., LTD.

(22)Date of filing: 04.11.1999

(72)Inventor:

HAN, YONG IN  
SONG, SEOK BEOM

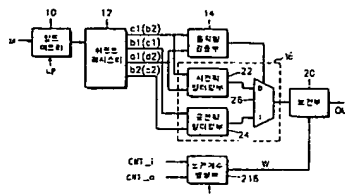
(51)Int. Cl

H04N 7/24

## (54) DEINTERLACING DEVICE AND METHOD USING CONSECUTIVE FOUR INTERLACE FIELDS

## (57) Abstract:

PURPOSE: A deinterlacing device and method using consecutive four interlace fields is provided to minimize a degradation of an image quality and a deteriorating of a homogeneity of a screen at an edge portion.



CONSTITUTION: A field memory(10) receives and stores pixel data from the first field to the fourth field (f1~f4) which are four interlace fields inputted successively to an input terminal IN. A shift register (12) outputs line data inputted from the field memory (10) in serial according to line data in parallel. A motion detecting unit(14) receives line data of each field outputted from the shift register(12) and detects whether the motion between the first and the third fields exists or the motion between the second and the fourth fields exists. The motion detecting unit(14) generates a motion flag signal which is enabled if the motion exists or is disabled if the motion does not exist. A filtering unit(16) responds to a motion flag signal(MF) generated from the motion detecting unit (14) and performs a spatial and temporal filtering of line data generated from the shift register(12). An interpolation coefficient generating unit(218) compares a field rate of inputted interlace video signal with a frame rate of deinterlace video signal. An interpolation unit(20) receives line data of the third field responded to a line polarity(LP) and outputted from the shift register(12) or line data of the second field and the data generated from the filtering unit(16), and interpolates the data responding to an interpolation coefficient, and generates the interpolated result as line data deinterlaced between the second and the third fields.

COPYRIGHT 2001 KIPO

Legal Status

공개특허특2001-0045333

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl. 6  
H04N 7/24(11) 공개번호 특2001-0045333  
(43) 공개일자 2001년06월05일

(21) 출원번호 10-1999-0048593

(22) 출원일자 1999년11월04일

(71) 출원인 삼성전자 주식회사 윤종용  
경기 수원시 팔달구 매탄3동 416(72) 발명자 송석범  
경기도수원시팔달구인계동319-6신반포아파트101동1013호  
한용인  
경기도성남시분당구서현동시범단지한양아파트301동109호(74) 대리인 이영필  
정상빈  
곽덕영

심사청구 : 없음

(54) 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스장치 및 방법

## 요약

연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치 및 방법이 공개된다. 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치 및 방법은 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 같은가를 판단하는 (a)단계, (a)단계에서 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 같다고 판단되면, 보간 계수를 소정 보간값으로 설정하는 (b)단계, (a)단계에서 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 다르다고 판단되면, 프레임율을 변환하기 위한 보간 계수를 구하는 (c)단계, 연속되는 4개의 필드들 사이에 움직임이 존재하는가를 판단하는 (d)단계, (d)단계에서 움직임이 존재한다고 판단되면, 라인 극성에 따라 공간적 필터링을 수행하는 (e)단계, (d)단계에서 움직임이 존재하지 않는다고 판단되면, 라인 극성에 따라 시간적 필터링을 수행하는 (f)단계 및 (e) 또는 (f)단계에서 필터링된 결과와 보간 계수를 이용하여 보간을 수행하고, 보간된 결과를 디인터레이스 영상신호로서 출력하는 (g)단계로 이루어지는 것을 특징으로 하고, 화질의 저하를 최소화하고, 움직임의 유/무 및 짝수/홀수 라인에 따라 독립적으로 필터링을 수행하여 화면의 균질성을 살릴 수 있고, 또한, 입/출력 주파수가 다른 경우에도 시스템의 디스플레이 장치의 조건에 맞게 프레임율 변환 기능을 수행할 수 있다는 효과가 있다.

## 대표도

도7

## 명세서

## 도면의 간단한 설명

도 1은 연속되는 2개의 필드를 이용한 디인터레이스 방법을 설명하기 위한 도면이다.

도 2는 연속되는 3개의 필드들을 이용한 디인터레이스 방법을 설명하기 위한 도면이다.

도 3은 연속되는 4개의 필드들을 이용한 디인터레이스 방법을 설명하기 위한 도면이다.

도 4는 본 발명에 따른 디인터레이스 방법을 설명하기 위한 플로우 차트이다.

도 5는 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 방법을 설명하기 위한 도면이다.

도 6(a) 및 (b)는 입력되는 인터레이스 영상의 필드율과 출력되는 디인터레이스 영상의 프레임율이 서로 다른 경우, 입력대비 출력되는 프레임의 위치를 나타내는 도면이다.

도 7은 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치를 나타내는 개략적인 블록도이다.

도 8(a) 및 (b)는 도 7에 도시된 프레임 버퍼(10)가 저장된 데이터를 읽어내는 방법을 설명하기 위한 도면이다.

도 9는 도 7에 도시된 움직임 검출부(14)에 대한 일실시예의 회로도이다.

도 10은 도 7에 도시된 보간 계수 발생부(18)의 일실시예를 나타내는 회로도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야 종래기술

본 발명은 영상 신호처리에 관한 것으로, 특히, 인터레이스 영상신호를 디인터레이스 영상으로 변환하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치 및 방법에 관한 것이다.

인터레이스 비디오 신호를 입력받아 디인터레이스 시키는 방법중 가장 간단한 방법으로는 두 개의 필드 데이터를 라인별로 겹쳐서 끼워 넣는 방법이 있다.

도 1은 연속되는 2개의 필드를 이용한 디인터레이스 방법을 설명하기 위한 도면이다.

도 1을 참조하면, 홀수 라인 L1, L3, L5, ....로 이루어진 홀수 필드 f1과 짝수 라인 L2, L4, L6, .....로 이루어진 짝수 필드 f2를 라인별로 겹쳐서, L1, L2, L3, L4, L5, L6, .....로 이루어지는 디인터레이스 프레임 F

D을 이룬다.

이처럼, 연속되는 2개의 필드들을 이용하여 디인터레이스 프레임을 만드는 것은 간단하기는 하지만, 필드별로 움직임이 심한 동영상신호의 경우 필드간에 영상의 차이가 심하기 때문에 에지(edge) 근처에서 영상의 화질 열화를 초래한다. 따라서, 이러한 방법은 저가의 디인터레이스 장치에 주로 사용되는 방법이다.

좀 더 화질 개선을 하기 위해 연속되는 3개의 필드들을 이용하는 디인터레이스 장치가 있다.

도 2는 연속되는 3개의 필드들을 이용한 디인터레이스 방법을 설명하기 위한 도면이다.

도 2를 참조하면, 짝수 라인 L01, L03으로 이루어진 짝수 필드 f1, 홀수 라인 L10, L12, L14로 이루어진 홀수 필드 f2, 짝수 라인 L21, L23으로 이루어진 짝수 필드 f3를 이용하여 디인터레이스 프레임 F<sub>D</sub>를 만든다. 도 2에 도시된 바와 같이, 2개의 짝수 필드와 1개의 홀수 필드로 이루어진 경우, 홀수 필드 f2의 라인은 그대로 이용한다. 그리고, 두 개의 짝수 필드 f1 및 f3간의 움직임의 정도를 나타내는 움직임값( $\delta$

$\delta_m$ )을 구하고, 구해진 움직임값( $\delta_m$ )에 따라 홀수 필드 f2에 빠진 짝수라인의 데이터를 구한다.

예컨대, 두 번째 라인 Lxx의 데이터를 구할 경우, 움직임값( $\delta_m = L21 - L01$ )을 구하고, 움직임값( $\delta_m$ )이 소정값보다 크면 홀수 필드 f2의 라인 데이터 L10과 L12를 이용하여 공간적 필터링을 수행하고, 필터링된 값을 Lxx의 라인 데이터로서 구한다. 여기서, 공간적 필터링은 L10과 L12의 평균값을 구하는 것으로 간단히 수행된다. 반면, 움직임값( $\delta$

$\delta_m$ )이 소정값보다 작으면, 짝수 필드 f1의 라인 데이터 L01과 짝수 필드 f3의 라인 데이터 L21을 이용하여 시간적 필터링을 수행하고, 필터링된 값을 Lxx의 라인 데이터로서 구한다. 여기서, 시간적 필터링은 L01과 L21의 평균값을 구하는 것으로 간단히 수행된다.

이상에 설명된 방법으로 디인터레이스 프레임  $F_D$ 의 짝수번째 라인데이터를 구할 수 있다.

이처럼, 연속되는 3개의 필드를 이용한 디인터레이스 방법은 2개의 필드를 이용한 디인터레이스 방법보다 많은 화질의 개선을 가져올 수 있으나, 중심이 되는 필드의 라인 데이터를 그대로 이용한다. 예컨대, 도 2에서와 같이 홀수 필드를 중심으로 디인터레이스된 필드 F

$D$ 를 구할 경우, 홀수 필드 f2의 라인 데이터 L10, L12, L14를 그대로 삽입하기 때문에 움직임이 많은 영상에서는 화면의 균질성이 저하되는 문제점이 발생된다.

도 3은 연속되는 4개의 필드들을 이용한 디인터레이스 방법을 설명하기 위한 도면이다.

도 3을 참조하면, 짝수 필드 f1, f3와 홀수 필드 f2, f4로 이루어진 연속되는 4개의 필드를 이용하는 경우, 짝수 필드 f3의 위치에서 디인터레이스된 프레임을 구한다. 도 3에서와 같이, 짝수 필드 f3의 위치에서 디인터레이스된 필드를 구할 경우, 짝수 필드 f3의 라인 데이터를 그대로 이용하고, 짝수 필드 f3에 빠진 홀수 라인 V, W, X, Y는 4개의 필드 전체에 움직임의 유/무에 따라 적절한 라인 데이터를 구하여 삽입한다.

4개 필드들 간의 움직임 여부는 먼저, 짝수 필드 f1과 f3간의 움직임 여부를 나타내는 제1플래그 신호(me)와 홀수 필드 f2와 f4간의 움직임여부를 나타내는 제2플래그 신호(mo)를 구한다. 그런 다음, 제1플래그 신호(me)와 제2플래그 신호(mo)를 논리합함으로써, 4개 필드간의 움직임 여부를 나타내는 모션 플래그 신호(MF)를 구할 수 있다. 모션 플래그 신호(MF)가 인에이블되면 움직임이 존재한다고 판단하여 짝수 필드 f3의 라인 데이터를 이용하여 공간적 필터링을 수행하고, 필터링된 결과를 삽입한다. 반면, 모션 플래그 신호(MF)가 디세이블되면 움직임이 없다고 판단하여 홀수 필드 f2의 라인 데이터를 그대로 삽입한다. 여기서, 공간적 필터링 및 시간적 필터링을 수행하는 방법은 도 2를 참조하여 이미 설명되었으므로, 그 상세한 설명을 생략한다.

예컨대, 도 3에서 라인 X의 라인 데이터를 구할 때, 모션 플래그 신호(MF)가 인에이블되면, 짝수 필드 f3의 라인 데이터 C2와 C3를 이용하여 공간적 필터링을 수행하고, 필터링된 결과를 홀수 라인 X의 라인 데이터로서 삽입한다. 반면, 모션 플래그 신호(MF)가 디세이블되면, 홀수 필드 f2의 라인 데이터 b3를 라인 X의 라인 데이터로서 삽입한다.

도 3를 참조하여 설명된 디인터레이스 방법은 움직임 여부의 판단을 4개의 필드들을 이용하기 때문에 에지 부분에서 화질의 열화를 방지할 수 있으나, 짝수 필드 또는 홀수 필드의 라인 데이터를 그대로 이용함으로써, 화면의 균질성의 저하를 여전히 해결하지 못한다는 문제점이 있다.

### 발명이 이루고자하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 에지 부분에서의 화질 열화 및 화면의 균질성이 저하되는 것을 최소화하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 방법을 제공하는 데 있다.

본 발명이 이루고자 하는 다른 기술적 과제는 에지 부분에서의 화질 열화 및 화면의 균질성이 저하되는 것을 최소화하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치를 제공하는 데 있다.

본 발명이 이루고자 하는 또 다른 기술적 과제는 에지 부분에서의 화질 열화 및 균질성 저하를 최소화하면서 프레임율 변환 기능을 갖는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치를 제공하는 데 있다.

### 발명의 구성 및 작용

상기 과제를 이루기 위해, 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 방법은 입력되는 영상신호의 필드들과 출력되는 영상신호의 프레임율이 같은가를 판단하는 (a)단계, (a)단계에서 입력되는 영상신호의 필드들과 출력되는 영상신호의 프레임율이 같다고 판단되면, 보간 계수를 소정 보간값으로 설정하는 (b)단계, (a)단계에서 입력되는 영상신호의 필드들과 출력되는 영상신호의 프레임율이 다르다고 판단되면, 프레임율을 변환하기 위한 보간 계수를 구하는 (c)단계, 연속되는 4개의 필드들 사이에 움직임이 존재하는가를 판단하는 (d)단계, (d)단계에서 움직임이 존재한다고 판단되면, 라인 극성에 따라 공간적 필터링을 수행하는 (e)단계, (d)단계에서 움직임이 존재하지 않는다고 판단되면, 라인 극성에 따라 시간적 필터링을 수행하는 (f)단계 및 (e) 또는 (f)단계에서 필터링된 결과와 보간 계수를 이용하여 보간을 수행하고, 보간된 결과를 디인터레이스 영상신호로서 출력하는 (g)단계로 이루어지는 것이 바람직하다.

상기 다른 과제를 이루기 위해, 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치는 연

속되는 4개의 인터레이스 필드들인 제1 내지 제4필드를 받아들여, 제1 및 제3필드간의 움직임이 있거나 또는 제2 및 제4필드간에 움직임이 있으면 인에이블되는 모션 플래그신호를 발생하는 움직임 검출부, 모션 플래그신호 및 라인 극성에 상응하여 같은 극성을 갖는 두 필드의 픽셀간에 시간적 필터링을 수행하거나, 아니면 제2필드 또는 제3필드의 연속되는 두 라인의 픽셀간에 공간적 필터링을 수행하는 필터링부 및 라인 극성에 상응하여 입력되는 픽셀 데이터와 필터링부에서 발생하는 데이터를 소정의 보간계수에 상응하여 보간하고, 보간된 결과를 제2 및 제3필드 사이에서의 디인터레이스된 픽셀 데이터로서 발생하는 보간부를 구비하는 것이 바람직하다.

상기 또 다른 과제를 이루기 위해, 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치는 연속되는 4개의 인터레이스 필드들인 제1 내지 제4필드를 받아들여, 제1 및 제3필드간의 움직임이 있거나 또는 제2 및 제4필드간에 움직임이 있으면 인에이블되는 모션 플래그신호를 발생하는 움직임 검출부, 모션 플래그신호 및 라인 극성에 상응하여 같은 극성을 갖는 두 필드의 픽셀간에 시간적 필터링을 수행하거나, 아니면 제2필드 또는 제3필드의 연속되는 두 라인의 픽셀간에 공간적 필터링을 수행하는 필터링부, 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율을 비교하여, 같으면 소정 보간값을 보간 계수로서 출력하고, 다르면 프레임율 변환을 위한 보간 계수를 구하여 출력하는 보간 계수 발생부 및 라인 극성에 상응하여 입력되는 픽셀 데이터와 필터링부에서 발생하는 데이터를 보간 계수에 상응하여 보간하고, 보간된 결과를 제2 및 제3필드 사이에서의 디인터레이스된 픽셀 데이터로서 발생하는 보간부를 구비하는 것이 바람직하다.

이하, 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 방법 및 장치를 첨부한 도면들을 참조하여 다음과 같이 설명한다.

도 4는 본 발명에 따른 디인터레이스 방법을 설명하기 위한 플로우 차트이다.

도 5는 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 방법을 설명하기 위한 도면이다.

도 4 및 도 5를 참조하면, 본 발명은 짝수 라인 데이터  $a_1, a_2, \dots$ 로 이루어진 짝수 필드  $f_1$ , 홀수 라인 데이터  $b_1, b_2, \dots$ 로 이루어진 홀수 필드  $f_2$ , 짝수 라인 데이터  $c_1, c_2, \dots$ 로 이루어진 짝수 필드  $f_3$  및 홀수 라인 데이터  $d_1, d_2, \dots$ 로 이루어진 홀수 필드  $f_4$ 의 연속되는 4개의 인터레이스 필드들을 이용하여, 제2필드와 제3필드 사이에서 라인  $p_1, p_2, \dots$ 로 이루어진 디인터레이스 프레임  $F$

$D$ 를 만든다. 또한, 도 4에서 각 필드와 필드 사이에 표시된 점선은 디인터레이스 프레임들이 만들어지는 시간적 위치를 각각 나타낸다.

먼저, 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 같은가를 판단한다(제50단계). 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 같으면, 보간 계수( $w$ )를 소정 보간값( $w_0$ )으로 설정한다(제52단계). 반면, 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 다르면, 프레임율 변환(frame rate conversion)을 위한 보간 계수( $w$ )를 구한다. 보간 계수( $w$ )를 구하는 구체적인 방법은 후술된다.

예컨대, 입력되는 인터레이스 영상신호가 NTSC인 경우, 입력되는 영상신호의 프레임율은 30프레임/sec이며, 이를 필드율로 나타내면 60필드/sec이다. 또한, 출력되는 디인터레이스 영상신호가 NTSC인 경우, 출력되는 영상신호의 프레임율은 60프레임/sec이다. 즉, 입/출력되는 영상신호의 형태가 모두 NTSC인 경우, 입력되는 인터레이스 영상신호의 필드율(60필드/sec)과 출력되는 디인터레이스 영상신호의 프레임율(60프레임/sec)이 동일하다. 이처럼, 입력 필드율과 출력 프레임율이 같은 경우, 본 발명에서는 입력되는 영상신호의 필드 데이터의 시간적 위치와 출력되는 영상신호의 프레임 데이터의 시간적 위치에 소정의 오프셋을 유지하도록 보간 계수( $w$ )를 소정 보간값( $w_0$ , 예컨대  $w_0=0.5$ )으로 설정한다.

한편, 입력되는 인터레이스 영상신호가 PAL인 경우, 입력되는 영상신호의 프레임율은 25프레임/sec이며, 이를 필드율로 나타내면 50필드/sec이다. 이 때, 출력되는 디인터레이스 영상신호가 NTSC인 경우, 출력 영상신호의 프레임율은 60프레임/sec이다. 이처럼, 입력 영상신호의 필드율과 출력 영상신호의 프레임율이 다른 경우, 도 4에 도시된 출력 프레임의 시간적 위치가 프레임 별로 가변된다.

도 6(a) 및 (b)는 입력되는 인터레이스 영상의 필드율과 출력되는 디인터레이스 영상의 프레임율이 서로 다른 경우, 입력대비 출력되는 프레임의 위치를 나타내는 도면으로, 도 6(a)는 입력 영상신호의 필드를 나타내고, 도 6(b)는 출력 영상신호의 프레임을 나타낸다.

도 4, 도 5 및 도 6을 참조하여, 입력 영상신호가 PAL이고, 출력 영상신호가 NTSC인 경우를 예로서 설명한다. 이러한 경우, 입력 영상은  $f_1, f_2, f_3, \dots, f_{50}$ 의 50필드가 1초동안 입력되면, 출력은 디인터레이스되어  $F_1, F_2, F_3, \dots, F_{60}$ 의 60프레임이 1초당 출력된다.

도 6을 참조하면, 프레임  $F_2$ 가 출력되는 시간적 위치는, 필드  $f_3$ 과  $f_4$ 사이에서 필드  $f_3$ 가 발생한 후  $w_1$ 만큼의 시간적 오프셋을 가진 후 프레임  $F_2$ 가 발생됨을 보인다. 이 때, 시간적 오프셋  $w_1$ 를 보간 계수( $w$ )로서 구하며, 이는 프레

임 단위로 가변됨을 보인다. 예컨대, 프레임 F3의 경우 보간 계수(w)는 w2가 된다.

보간 계수(w)를 구한 다음, 연속되는 4개의 필드 f1, f2, f3, f4 사이에 움직임이 존재하는 가를 판단한다(제56단계). 제56단계에서 움직임이 존재한다고 판단되면 라인 극성(LP)에 따라 공간적 필터링을 수행하고(제58단계), 움직임이 존재하지 않는다고 판단되면 라인 극성(LP)에 따라 시간적 필터링을 수행한다(제60단계). 제58 또는 제60단계 후에, 라인 극성(LP)에 따라 선택되는 필드 f2 또는 f3의 데이터와 필터링된 결과 및 보간 계수(w)를 이용하여 필드 간의 보간을 수행하고, 보간된 결과를 디인터레이스 영상신호로서 출력한다.

예컨대, 도 5에서 짝수 라인인 p1의 라인 데이터를 구하기 위해 4개의 필드 f1, f2, f3, f4에 움직임이 있는가를 검출한다. 짝수 필드 f1과 f3간의 움직임값(md)을 구하고, 움직임값(md)의 크기에 따라 움직임의 유/무를 나타내는 제1 플래그 신호(me)를 구한다. 또한, 홀수 필드 f2와 f4간의 움직임값(md)을 구하고, 움직임값(md)의 크기에 따라 움직임의 유/무를 나타내는 제2플래그 신호(mo)를 구한다. 여기서, 짝수 필드간 또는 홀수 필드간에 움직임의 유/무에 대한 판단은 임계값  $\delta$

$m$ 에 따라 달라진다. 즉, 움직임값(md)이 임계값  $\delta$

$m$ 보다 크면 움직임이 있다고 판단하여 인에이블되는 제1 또는 제2플래그 신호(me, mo)를 발생한다. 반면, 움직임값(md)이 임계값  $\delta$

$m$ 보다 작으면 움직임이 없다고 판단하여 디세이블되는 제1 또는 제2플래그 신호(me, mo)를 발생한다. 이 때, 임계값  $\delta$

$m$ 은 사용자에 의해 임의로 결정될 수 있는 값이다.

제1 및 제2플래그 신호(me, mo)를 구한 다음, 제1플래그 신호(me)와 제2플래그 신호(mo)를 논리합하고, 논리합된 결과를 필드 f1~f4간에 움직임 여부를 나타내는 모션 플래그 신호(MF)로서 구할 수 있다.

또한, p1의 라인 데이터를 구하기 위해, 먼저, a1, b1, b2, c1을 이용하여 필터링 데이터  $\alpha$ 를 구한다. 필터링 데이터  $\alpha$ 와 c1을 보간 계수(w)에 상응하여 다음 수학적 식 1과 같이 보간하고, 보간된 결과를 p1의 라인 데이터로서 구한다.

$p1=w*c1+(1-w)*\alpha$  이 때, 필터링 데이터  $\alpha$ 는 위에서 구한 모션 플래그 신호(MF)에 따라 그 값이 달라진다. 즉, 필드 f1~f4간에 움직임이 있어 모션 플래그 신호(MF)가 인에이블되면, 필터링 데이터  $\alpha$ 는 다음 수학적 식 2와 같이 필드 f2의 라인 데이터 b1과 b2를 이용한 공간적 필터링을 수행한 결과 데이터이다. 여기서, 공간적 필터링은 수학적 식 2에 나타난 바와 같이 라인 데이터 b1과 b2의 평균값을 구하는 것으로 간단히 구할 수 있다.

$\alpha=(b1+b2)/2$  반면, 필드 f1~f4에 움직임이 없어 모션 플래그 신호(MF)가 디세이블되면, 필터링 데이터  $\alpha$ 는 다음 수학적 식 3과 같이 필드 f1과 필드 f3의 라인 데이터 a1과 c1을 이용한 시간적 필터링을 수행한 결과 데이터이다. 여기서, 시간적 필터링은 수학적 식 3에 나타난 바와 같이 라인 데이터 a1과 c1의 평균값을 구하는 것으로 간단히 구할 수 있다.

$\alpha=(a1+c1)/2$  이렇게 구해진 필터링 데이터  $\alpha$ 는 출력 프레임의 시간적 오프셋인 보간 계수(w) 및 c1 데이터를 이용하여, 수학적 식 1의 수식에 나타난 바와 같이 보간을 하여 디인터레이스 라인 데이터 p1을 구하게 된다.

한편, 도 5에서 홀수 라인인 p2의 라인 데이터를 구할 경우, 짝수 라인 p1의 라인 데이터를 만드는 경우와는 미러 형태의 공식이 적용된다. 즉, 디인터레이스 라인 p2의 데이터를 만들기 위해 필드 f2, f3, f4의 데이터인 b2, c1, c2, d2를 이용하여 필터링된 데이터  $\beta$ 를 구한다. 필터링 데이터  $\beta$ 와 b2를 보간계수 w에 상응하여 다음 수학적 식 4과 같이 보간하고, 보간된 결과를 라인 데이터 p2로서 구한다.

$p2=w*\beta+(1-w)*b2$  이 때, 필터링 데이터  $\beta$ 는 위에서 구한 모션 플래그 신호(MF)에 따라 그 값이 달라진다. 즉, 필드 f1~f4에 움직임이 있어 모션 플래그 신호(MF)가 인에이블되면, 필터링 데이터  $\beta$ 는 다음 수학적 식 5와 같이 필드 f3의 라인 데이터 c1 및 c2를 이용하여 공간적 필터링을 수행한 결과 데이터이다.

$\beta=(c1+c2)/2$  반면, 필드 f1~f4에 움직임이 없어 모션 플래그 신호(MF)가 디세이블되면, 필터링 데이터  $\beta$ 는 다음 수학적 식 6과 같이 필드 f2의 라인 데이터 b2와 f4의 라인 데이터 d2를 이용하여 시간적 필터링을 수행한 결과 데이터이다.

$\beta=(b2+d2)/2$  이렇게 구해진 필터링 데이터  $\beta$ 는 출력 프레임의 시간적 오프셋인 보간 계수(w) 및 b2 데이터를 이용하여, 수학적 식 4의 수식에 나타난 바와 같이 보간을 하여 디인터레이스 라인 데이터 p2를 구하게 된다.

이상에서, 라인 데이터 p1은 디인터레이스 프레임 데이터의 짝수 라인 데이터를 나타내며, p3, p5, ...의 짝수 라인 데이터는 p1을 만드는 것과 동일하다. 따라서, 여기서는 그 상세한 설명을 생략한다. 또한, p2 데이터는 디인터레이스 프레임 데이터의 홀수 라인 데이터를 의미하며, p4, p6, ...의 홀수 라인 데이터는 p2를 만드는 것과 동일하다. 따라서, 여기서는 그 상세한 설명을 생략한다.

이렇게, 짝수 혹은 홀수의 라인 극성(LP)별로 이웃한 필드와 시간적 또는 공간적 필터링 및 보간을 수행함으로써, 종래에 발생하였던 화면의 불 균일성을 방지할 수 있다.

또한, 보간 계수(w)는 도 6(a) 및 (b)에 도시되었듯이 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율을 비교하여 입력되는 영상신호를 기준으로 출력되는 영상신호의 출력 위치를 나타내는 위치값으로서 입/출력 프레임율에 따라 연동되어 변한다. 결과적으로, 입력되는 영상신호의 필드율과 출력되는 신호의 프레임율이 다른 경우, 프레임율 변환을 수행하면서 디인터레이스를 수행하게 된다. 반면, 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 동일하거나 또는 프레임율 변환을 다른 칩에 의해 수행하는 경우, 즉, 4개의 필드를 이용하여 디인터레이스만을 수행할 경우에는 보간 계수를 소정 보간값(w0)으로 설정한다. 예컨대, w0는 통상적으로 0.5로 할 수 있다. 즉, 프레임율 변환을 수행하지 않더라도 보간 계수를 소정 보간값 w0으로 유지시킴으로써, 디인터레이스시 특정 필드의 데이터를 그대로 이용하지 않고 소정 보간값 w0에 따라 주변 필드들간에 보간을 수행함으로써 프레임의 화면의 균질성이 저하되는 것을 방지한다.

이제, 본 발명에 따른 4개의 인터레이스 필드를 이용한 디인터레이스 장치의 구성 및 동작을 첨부된 도면들을 참조하여 다음과 같이 설명한다.

도 7은 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치를 나타내는 개략적인 블록도이다. 본 발명에 따른 디인터레이스 장치는 필드 메모리(10), 쉬프트 레지스터(12), 움직임 검출부(14), 필터링부(16), 보간부(20) 및 보간계수 발생부(18)를 포함하여 구성된다.

도 4를 참조하여, 필드 메모리(10)는 입력단자 IN으로 연속하는 4개의 인터레이스 필드인 제1 내지 제4필드(f1~f4)의 픽셀 데이터를 받아들여 저장한다. 또한, 필드 메모리(10)는 현재 디인터레이스되는 라인이 홀수 또는 짝수 라인인가에 따른 라인 극성(LP)에 상응하여 각 필드의 라인 데이터를 독출한다. 예컨대, 필드 메모리(10)는 라인 극성(LP)이 짝수일 때 제1 및 제3필드의 m번째 라인 데이터와 제2필드의 m번째 및 (m+1)번째 라인 데이터를 직렬로 독출한다. 그리고, 필드 메모리(10)는 라인 극성(LP)이 홀수일 때 제3필드의 m번째 및 (m+1)번째 라인 데이터와 제2 및 제4필드의 m번째 라인 데이터를 직렬로 독출한다.

쉬프트 레지스터(12)는 필드 버퍼(10)로부터 직렬로 입력되는 라인 데이터를 각 라인 데이터 별로 병렬 출력한다.

움직임 검출부(14)는 쉬프트 레지스터(12)로부터 출력되는 각 필드의 라인 데이터들을 받아들여, 제1 및 제3필드간의 움직임이 있거나 또는 제2 및 제4필드간에 움직임이 있는가를 검출하고, 움직임이 있다고 검출되면 인에이블되고 움직임이 없다고 검출되면 디스에이블되는 모션 플래그신호(MF)를 발생한다. 움직임 검출부(14)에 대한 상세한 설명은 도 9를 참조하여 후술된다.

필터링부(16)는 움직임 검출부(14)로부터 발생하는 모션 플래그 신호(MF)에 응답하여 쉬프트 레지스터(12)에서 발생하는 라인 데이터를 공간적 또는 시간적 필터링을 수행한다. 예컨대, 모션 플래그 신호(MF)가 디스에이블되면 필터링부(16)는 라인 극성(LP)에 상응하여 쉬프트 레지스터(12)에서 출력되는 제1 및 제3필드의 m번째 라인 데이터 또는 제2 및 제4필드의 m번째 라인 데이터를 이용하여 시간적 필터링을 수행하고, 필터링된 결과를 출력한다. 반면, 모션 플래그 신호(MF)가 인에이블되면 필터링부(16)는 라인 극성(LP)에 상응하여 쉬프트 레지스터(12)에서 출력되는 제2필드의 m번째 및 (m+1)번째 라인 데이터 또는 제3필드의 m번째 및 (m+1)번째 라인 데이터를 이용하여 공간적 필터링을 수행하고, 필터링된 결과를 출력한다. 바람직하게는, 필터링부(16)는 시간적 필터링부(22), 공간적 필터링부(24) 및 선택기(26)를 포함하여 구성된다.

시간적 필터링부(22)는 수학식 3 및 5와 같이 짝수 필드간의 라인 데이터 또는 홀수 필드간의 라인 데이터의 평균값을 구하여 간단히 수행된다. 공간적 필터링부(24)는 수학식 2 및 6과 같이, 필드 2의 라인 데이터간 또는 필드 3의 라인 데이터간에 평균값을 구하여 간단히 수행된다. 선택기(26)는 모션 플래그 신호(MF)에 응답하여, 시간적 필터링부(22)에서 필터링된 데이터와 공간적 필터링부(24)에서 필터링된 데이터중 하나의 데이터를 선택하여 출력한다.

보간 계수 발생부(18)는 입력되는 인터레이스 영상신호의 필드율과 출력되는 디인터레이스 영상신호의 프레임율을 비교한다. 입력 영상신호의 필드율과 출력 영상신호의 프레임율이 같으면 소정 보간값(w0)을 보간 계수(w)로서 출력한다. 반면, 입력 영상신호의 필드율과 출력 영상신호의 프레임율이 다르면, 보간 계수 발생부(18)는 프레임율 변환을 위한 보간 계수(w)를 구하여 출력한다. 보간 계수 발생부(18)에 대한 상세한 설명은 도 10을 참조하여 후술된다.

보간부(20)는 라인 극성(LP)에 상응하여 쉬프트 레지스터(12)로부터 출력되는 제3필드의 라인 데이터 또는 제2필드의 라인 데이터와 필터링부(16)에서 발생하는 데이터를 받아들여, 보간 계수(w)에 상응하여 보간하고, 보간된 결과를 제2 및 제3필드 사이에서의 디인터레이스된 라인 데이터로서 발생한다.

도 8(a) 및 (b)는 도 7에 도시된 프레임 버퍼(10)가 저장된 데이터를 읽어내는 방법을 설명하기 위한 도면이다. 도 8(a)는 도 5에 도시된 디인터레이스 라인 p1을 구하기 위한 독출 포맷을 나타내고, 도 8(b)는 도 5에 도시된 디인터레이스 라인 p2를 구하기 위한 독출 포맷을 각각 나타낸다. 또한, 도 8(a) 및 (b)에서는 한 라인을 구성하는 각 픽셀들은 8비트로 구성됨을 가정한다.

도 4, 도 7 및 도 8을 참조하면, p1의 라인 데이터를 구하기 위해 제1필드 f1의 a1 라인 데이터와, 제2필드 f2의 b1 및 b2라인 데이터와, 제3필드 f3의 c1 라인 데이터가 필요하다. 또한, p2 라인 데이터를 구하기 위해 제2필드 f2의 b2 라인 데이터와, 제3필드 f3의 c1 및 c2 라인 데이터와, 제4필드 f4의 d2 라인 데이터가 필요하다. 즉, 구하고자 하는 프레임의 라인 극성(LP)에 따라 필요로하는 필드의 라인 데이터가 달라진다. 이러한 점을 이용하여, 도 8(a)에 도시된 바와 같이, p1 라인 데이터를 구할 때는 필드 메모리(10)에 저장된 4개의 필드중 필드 f1, f2, f3의 3개의 필드에 저장된 라인 데이터 c1, b1, b2, a1를 첫 번째 픽셀에서부터 r 번째 픽셀까지 직렬로 독출한다. 또한, 도 8(b)에 도시된 바와 같이, p2 데이터를 구할 때는 필드 메모리(10)에 저장된 4개의 필드중 필드 f2, f3, f4의 3개의 필드에 저장된 라인 데이터 b2, c1, d2, c2를 첫 번째 픽셀에서부터 r 번째 픽셀까지 직렬로 독출한다.

일반적으로 4개 라인 데이터의 동시 연산을 수행할 경우, 4개의 라인 메모리를 필요로 한다. 그러나, 도 8(a) 및 (b)에 도시된 바와 같은 필드 메모리(10)의 독출 포맷을 이용함으로써, 1개의 라인 메모리만으로도 4개 라인 데이터의 동시 연산을 가능하게 한다. 이처럼, 3개의 라인 메모리를 사용하지 않아도 되므로, 하드웨어 사이즈를 줄이는 효과가 있다. 단, 도 8(a) 및 (b)에 도시된 바와 같은 독출 포맷을 이용할 경우, 쉬프트 레지스터(12)는 각 라인당 8비트의 픽셀 데이터를 저장할 수 있는 32비트의 쉬프트 레지스터이어야 한다.

도 9는 도 7에 도시된 움직임 검출부(14)에 대한 일실시예의 회로도이다. 움직임 검출부(14)는 검출부(80), 라인 메모리(82), 제1 내지 제3지연기(84~88) 및 플래그 신호발생부(90)를 포함하여 구성된다.

도 9를 참조하여, n번째 디인터레이스 라인의 q번째 픽셀 데이터를 구하는 경우에 대해 설명한다. 검출부(80)는 라인 극성(LP)에 응답하여 쉬프트 레지스터(12)로부터 출력되는 제1 및 제2필드 또는 제2 및 제4필드의 q번째 픽셀을 입력단자 IN으로 받아들이고, 각 필드의 픽셀간에 움직임이 있는가를 검출한다. 라인 메모리(82)는 검출부(80)로부터 n번째의 디인터레이스 라인의 q번째 픽셀에 대한 움직임 검출 결과를 기입하고, 저장되어있는 (n-1)번째의 디인터레이스 라인의 (q+1)번째 픽셀에 대한 움직임 검출 결과를 독출한다. 제1지연기(84)는 라인 메모리(82)로부터 독출되는 데이터를 지연하고, 지연된 결과를 (n-1)번째 디인터레이스 라인의 q번째 픽셀에 대한 움직임 결과로서 발생한다. 제2지연기(86)는 제1지연기(84)에서 발생하는 데이터를 지연하고, 지연된 결과를 (n-1)번째 디인터레이스 라인의 (p-1)번째 픽셀에 대한 움직임 검출 결과로서 발생한다. 제3지연기(88)는 검출부(80)에서 검출된 결과 데이터를 지연하고, 지연된 결과를 n번째 디인터레이스 라인의 p번째 픽셀에 대한 움직임 검출 결과로서 발생한다. 플래그 신호 발생부(90)는 검출부(80), 라인 메모리(82), 제1지연기(84), 제2지연기(86) 및 제3지연기(88)의 출력을 논리 조합하고, 논리 조합된 결과를 모션 플래그 신호(MF)로서 발생한다. 한편, 플래그 신호 발생부(90)는 오아 게이트로 구성될 수 있다.

도 10은 도 7에 도시된 보간 계수 발생부(18)의 일실시예를 나타내는 회로도이다. 보간 계수 발생부(18)는 위치값 발생부(100), 계산기(102) 및 선택기(104)를 포함하여 구성된다.

도 10을 참조하면, 위치값 발생부(100)는 프레임 단위로 입력 영상신호의 라인을 카운트한 입력 라인 카운트값(CNT\_i)과 프레임 단위로 출력 영상신호의 라인을 카운트한 출력 라인 카운트값(CNT\_o)을 받아들여, 출력 라인 카운트값(CNT\_o)이 소정값이 될 때, 입력 라인 카운트값(CNT\_i)을 출력 위치값으로서 출력한다. 바람직하게는, 위치값 발생부(100)는 선택기(106) 및 레지스터(108)를 포함하여 구성된다.

선택기(106)는 출력 라인 카운트값(CNT\_o)에 응답하여, 입력 라인 카운트값(CNT\_i)과 레지스터(108)에 기억된 값 중 하나를 선택하여 출력한다. 좀 더 상세히, 선택기(106)는 출력 라인 카운트값(CNT\_o)이 소정값이 되면 입력 라인 카운트값(CNT\_i)을 선택하여 출력하고, 출력 라인 카운트값(CNT\_o)이 소정값 이외의 값이면 레지스터(108)의 값을 선택하여 출력한다. 레지스터(108)는 선택기(106)에서 출력되는 값을 기억하고, 클럭신호(CK)에 응답하여 기억된 값을 선택기(106) 또는 계산기(102)로 출력한다.

계산기(102)는 위치값 발생부(100)에서 발생하는 출력 위치값을 입력 라인 카운트값(CNT\_i)의 최대값(MAX)으로 나누고, 나눈 결과를 출력한다. 선택기(104)는 선택신호(S)에 응답하여, 계산기(102)에서 출력된 데이터 또는 소정 보간값(w0)중 하나를 선택하여 보간 계수(w)로서 출력한다. 여기서, 선택신호(S)는 입력 영상신호의 필드율과 출력 영상신호의 프레임율에 상응하여 발생하는 신호이다. 즉, 입력 영상신호의 필드율과 출력 영상신호의 프레임율이 같으면, 선택기(104)가 소정 보간값(w0)을 보간 계수(w)로서 선택 출력하도록 선택신호(S)가 발생된다. 반면, 입력 영상신호의 필드율과 출력 영상신호의 프레임율이 다르면, 선택기(104)는 계산기(102)에서 출력되는 데이터를 보



간 계수(w)로서 선택 출력하도록 선택신호(S)가 발생된다.

### 발명의 효과

상술한 바와 같이, 본 발명에 따른 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 방법 및 장치는 연속되는 4개의 필드를 사용하여 디인터레이스 기능을 수행하기 때문에 화질의 저하를 최소화하고, 또한 움직임의 유/무에 따라 그리고, 짝수/홀수 라인에 따라 각각 독립적으로 공간적 필터링 또는 시간적 필터링을 수행함으로써, 화면의 균질성을 살릴 수 있다. 또한, 보간 계수 발생부 및 보간부를 통해 입/출력의 주파수가 다른 경우에도 시스템의 디스플레이 장치의 조건에 맞게 프레임율 변환 기능을 수행할 수 있다는 효과가 있다.

### (57) 청구의 범위

#### 청구항1

- (a) 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 같은가를 판단하는 단계;
- (b) 상기 (a) 단계에서 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 같다고 판단되면, 보간 계수를 소정 보간값으로 설정하는 단계;
- (c) 상기 (a) 단계에서 입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율이 다르다고 판단되면, 프레임율을 변환하기 위한 상기 보간 계수를 구하는 단계;
- (d) 상기 연속되는 4개의 필드들 사이에 움직임이 존재하는 가를 판단하는 단계;
- (e) 상기 (d) 단계에서 움직임이 존재한다고 판단되면, 라인 극성에 따라 공간적 필터링을 수행하는 단계;
- (f) 상기 (d) 단계에서 움직임이 존재하지 않는다고 판단되면, 상기 라인 극성에 따라 시간적 필터링을 수행하는 단계; 및
- (g) 상기 (e) 또는 (f) 단계에서 필터링된 결과와 상기 보간 계수를 이용하여 보간을 수행하고, 보간된 결과를 디인터레이스 영상신호로서 출력하는 단계로 이루어지는 것을 특징으로 하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 방법.

#### 청구항2

- 연속되는 4개의 인터레이스 필드들인 제1 내지 제4필드를 받아들여, 상기 제1 및 제3필드간의 움직임이 있거나 또는 상기 제2 및 제4필드간에 움직임이 있으면 인에이블되는 모션 플래그신호를 발생하는 움직임 검출부;
- 상기 모션 플래그신호 및 라인 극성에 상응하여 같은 극성을 갖는 두 필드의 픽셀간에 시간적 필터링을 수행하거나, 아니면 상기 제2필드 또는 상기 제3필드의 연속되는 두 라인의 픽셀간에 공간적 필터링을 수행하는 필터링부; 및
- 상기 라인 극성에 상응하여 입력되는 픽셀 데이터와 상기 필터링부에서 발생하는 데이터를 소정의 보간 계수에 상응하여 보간하고, 보간된 결과를 상기 제2 및 상기 제3필드 사이에서의 디인터레이스된 픽셀 데이터로서 발생하는 보간부를 구비하는 것을 특징으로 하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치.

#### 청구항3

제2항에 있어서, 상기 움직임 검출부는

- 상기 라인 극성에 응답하여 동일 극성을 갖는 두 필드의 p번째 픽셀을 입력하고, 상기 p번째 픽셀간에 움직임이 있는가를 검출하는 검출부;
- 상기 검출부의 검출 결과를 n번째 디인터레이스 라인의 p번째 픽셀에 대한 움직임 검출 결과로서 저장하고, 저장되어있는 (n-1)번째 디인터레이스 라인의 (p+1)번째 픽셀에 대한 움직임 검출 결과를 독출하는 라인 메모리;
- 상기 검출부의 검출 결과를 지연하여, n번째 디인터레이스 라인의 (p-1)번째 픽셀에 대한 움직임 결과로서 발생하는 제1지연기;
- 상기 라인 메모리에서 독출되는 데이터를 지연하여 (n-1)번째 디인터레이스 라인의 p번째 픽셀에 대한 움직임 검출 결과로서 발생하는 제2지연기;
- 상기 제2지연기에서 발생하는 데이터를 지연하여 (n-1)번째 디인터레이스 라인의 (p-1)번째 픽셀에 대한 움직임 검출 결과로서 발생하는 제3지연기; 및
- 상기 제1 내지 제3지연기, 상기 검출부 및 상기 라인 메모리에서 각각 출력되는 데이터를 논리 조합하고, 논리 조합된 결과를 상기 모션 플래그 신호로서 발생하는 플래그 신호 발생부를 구비하는 것을 특징으로 하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치.

## 청구항4

제2항에 있어서, 상기 필터링부는

상기 라인 극성에 상응하여, 같은 극성을 갖는 두 필드의 픽셀 데이터를 각각 입력하고, 입력된 픽셀 데이터의 평균값을 상기 시간적 필터링을 수행한 결과로서 출력하는 시간적 필터링부;

상기 라인 극성에 상응하여, 상기 제2필드 또는 상기 제3필드의 연속되는 두 라인의 픽셀 데이터를 입력하고, 입력된 픽셀 데이터의 평균값을 상기 공간적 필터링을 수행한 결과로서 출력하는 공간적 필터링부; 및

상기 모션 플래그 신호에 응답하여, 상기 시간적 필터링부의 출력 또는 상기 공간적 필터링부의 출력을 선택적으로 출력하는 선택기를 구비하는 것을 특징으로 하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치.

## 청구항5

제2항에 있어서, 상기 디인터레이스 장치는

상기 연속하는 4개의 인터레이스 필드의 픽셀 데이터를 저장하고 있고, 상기 라인 극성에 상응하여 상기 제1 및 제3 필드의  $m$ 번째 인터레이스 라인의  $p$ 번째 픽셀 데이터와 상기 제2필드의  $m$ 번째 및  $(m+1)$ 번째 인터레이스 라인의  $p$ 번째 픽셀 데이터를 직렬로 독출하거나, 아니면 상기 제3필드의  $m$ 번째 및  $(m+1)$ 번째 인터레이스 라인의  $p$ 번째 픽셀 데이터와 상기 제2 및 제4필드의  $m$ 번째 인터레이스 라인의  $p$ 번째 픽셀 데이터를 직렬로 독출하는 필드 버퍼; 및

상기 필드 버퍼로부터 직렬로 독출되는 픽셀 데이터를 병렬로 변환하고, 병렬 변환된 픽셀 데이터를 상기 움직임 검출부 및 상기 필터링부로 각각 출력하는 쉬프트 레지스터를 더 구비하는 것을 특징으로 하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치.

## 청구항6

연속되는 4개의 인터레이스 필드들인 제1 내지 제4필드를 받아들여, 상기 제1 및 제3필드간의 움직임이 있거나 또는 상기 제2 및 제4필드간에 움직임이 있으면 인에이블되는 모션 플래그신호를 발생하는 움직임 검출부;

상기 모션 플래그신호 및 라인 극성에 상응하여 같은 극성을 갖는 두 필드의 픽셀간에 시간적 필터링을 수행하거나, 아니면 상기 제2필드 또는 상기 제3필드의 연속되는 두 라인의 픽셀간에 공간적 필터링을 수행하는 필터링부;

입력되는 영상신호의 필드율과 출력되는 영상신호의 프레임율을 비교하여, 같으면 소정 보간값을 보간 계수로서 출력하고, 다르면 프레임율 변환을 위한 보간 계수를 구하여 출력하는 보간 계수 발생부; 및

상기 라인 극성에 상응하여 입력되는 픽셀 데이터와 상기 필터링부에서 발생하는 데이터를 상기 보간 계수에 상응하여 보간하고, 보간된 결과를 상기 제2 및 상기 제3필드 사이에서의 디인터레이스된 픽셀 데이터로서 발생하는 보간부를 구비하는 것을 특징으로 하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치.

## 청구항7

제6항에 있어서, 상기 보간 계수 발생부는

프레임 단위로 입력 영상신호의 라인과 출력 영상신호의 라인을 각각 카운트하여 입력 라인 카운트값과 출력 라인 카운트값을 구하고, 상기 출력 라인 카운트값이 소정값을 될 때, 상기 입력 라인 카운트값을 출력 프레임 위치값으로서 발생하는 프레임 위치값 발생부;

상기 출력 프레임 위치값을 상기 입력 라인 카운트값의 최대값으로 나누는 제산기; 및

입력되는 영상신호의 프레임율과 출력되는 영상신호의 프레임율을 비교하여, 입/출력 영상신호의 프레임율이 같으면 상기 소정 보간값을 상기 보간 계수로서 출력하고, 입/출력 영상신호의 프레임율이 다르면 상기 제산기에서 제산된 결과를 상기 보간 계수로서 출력하는 선택기를 구비하는 것을 특징으로 하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치.

## 청구항8

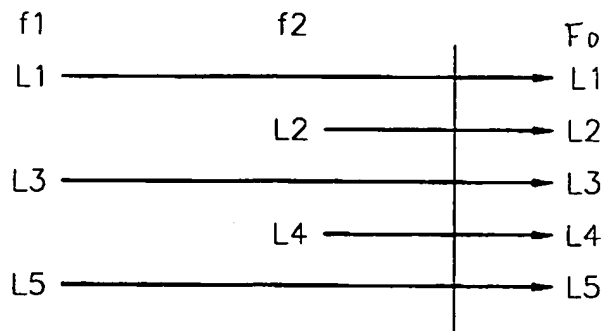
제6항에 있어서, 상기 디인터레이스 장치는

상기 연속하는 4개의 인터레이스 필드의 픽셀 데이터를 저장하고 있고, 상기 라인 극성에 상응하여 상기 제1 및 제3 필드의  $m$ 번째 인터레이스 라인의  $p$ 번째 픽셀 데이터와 상기 제2필드의  $m$ 번째 및  $(m+1)$ 번째 인터레이스 라인의  $p$ 번째 픽셀 데이터를 직렬로 독출하거나, 아니면 상기 제3필드의  $m$ 번째 및  $(m+1)$ 번째 인터레이스 라인의  $p$ 번째 픽셀 데이터와 상기 제2 및 제4필드의  $m$ 번째 인터레이스 라인의  $p$ 번째 픽셀 데이터를 직렬로 독출하는 필드 버퍼; 및

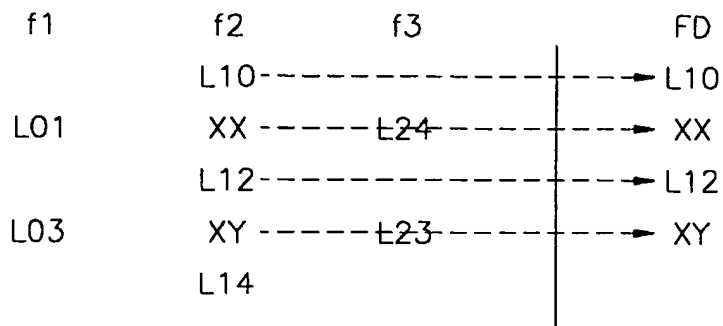
상기 필드 버퍼로부터 직렬로 독출되는 픽셀 데이터를 병렬로 변환하고, 병렬 변환된 픽셀 데이터를 상기 움직임 검출부 및 상기 필터링부로 각각 출력하는 쉬프트 레지스터를 더 구비하는 것을 특징으로 하는 연속하는 4개의 인터레이스 필드를 이용한 디인터레이스 장치.

도면

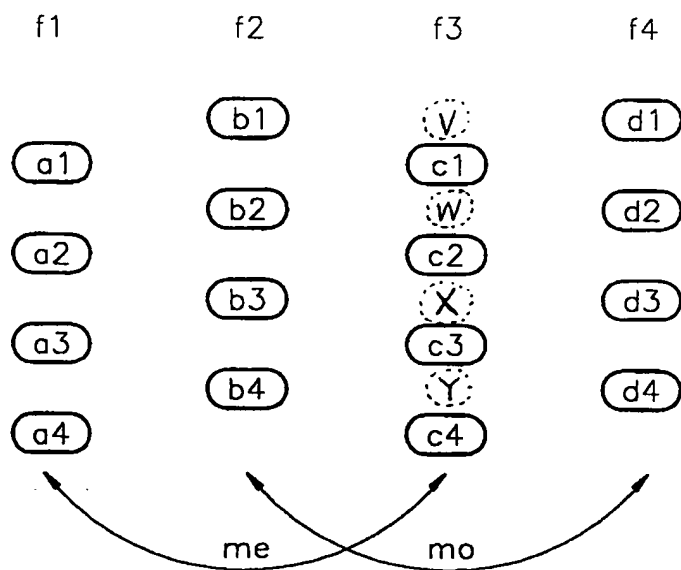
도면1



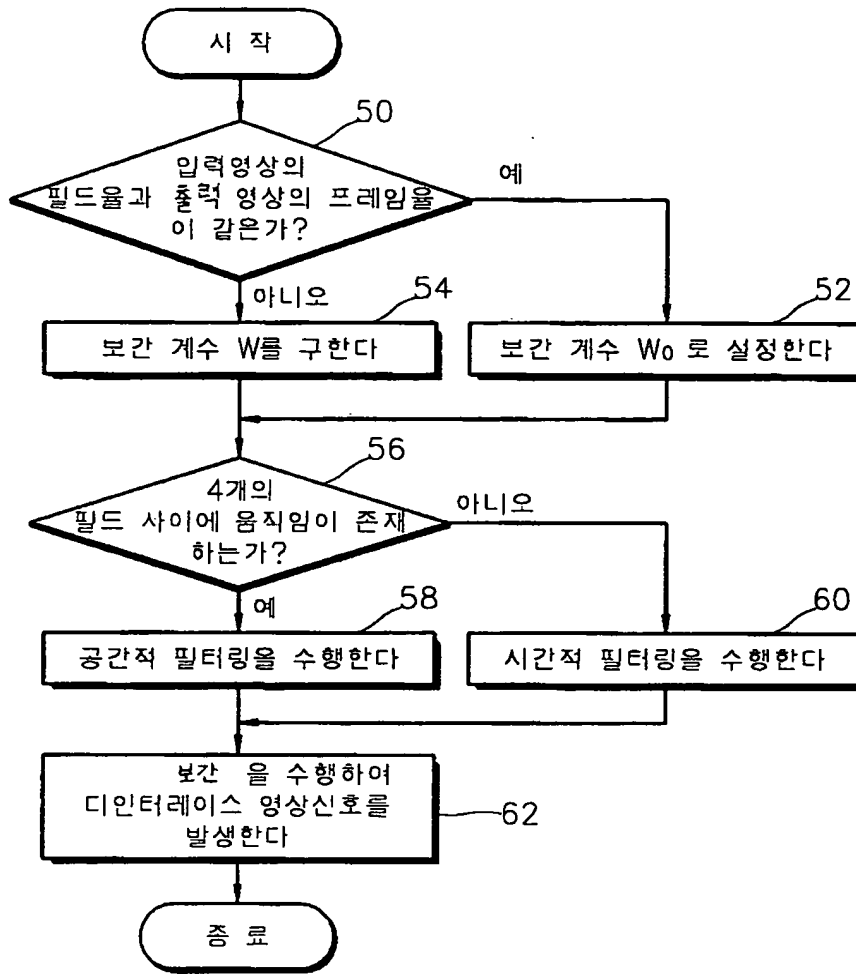
도면2



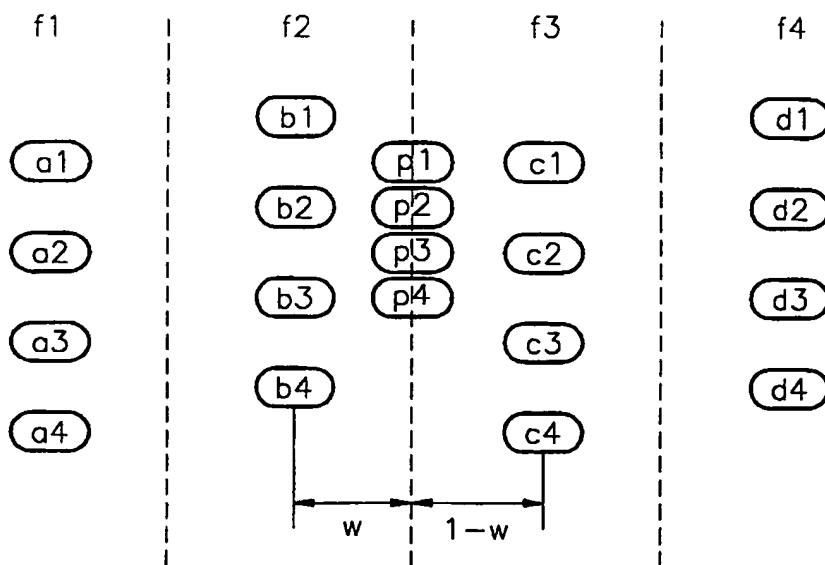
도면3



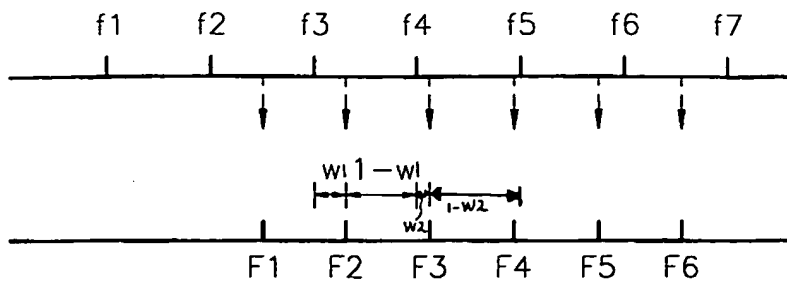
도면4



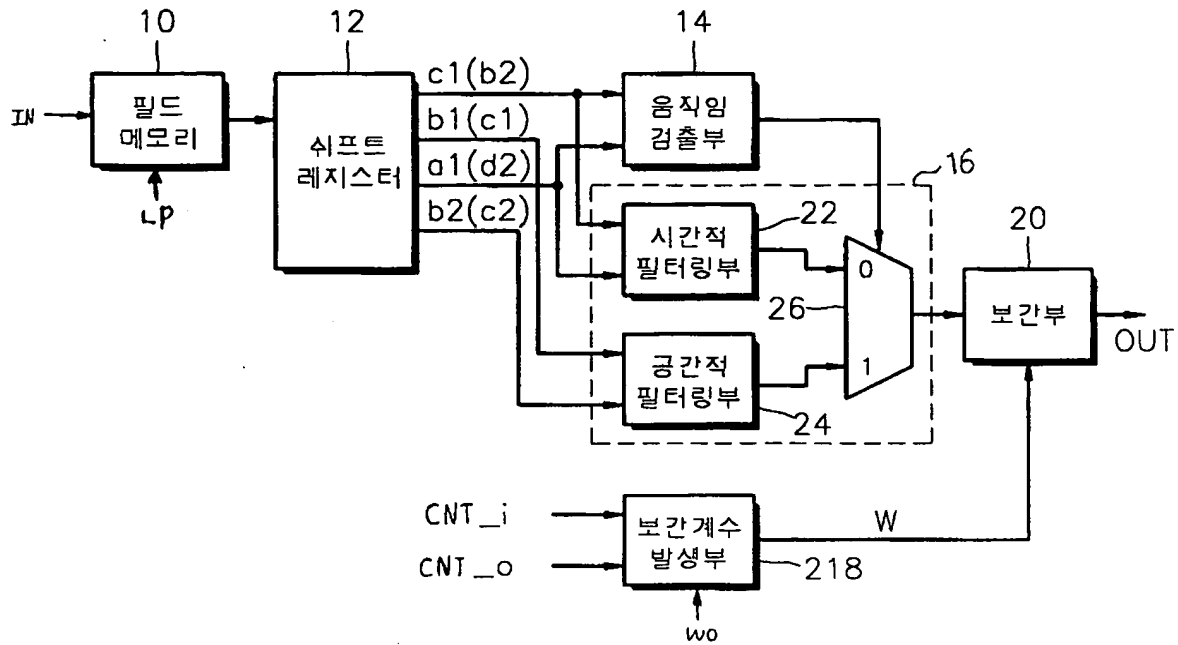
도면5



도면6



도면7



도면8

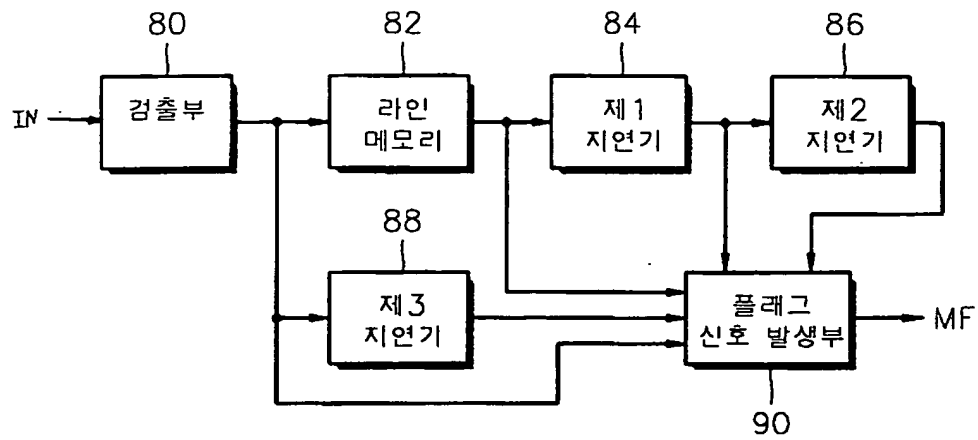
(a)

c11_1	...	c11_8	b11_1	...	b11_8	a11_1	...	a11_8	b21_1	...	b21_8
⋮											
c1n_1	...	c1n_8	b1n_1	...	b1n_8	a1n_1	...	a1n_8	b2n_1	...	b2n_8

(b)

b21_1	...	b21_8	c11_1	...	c11_8	d21_1	...	d21_8	c21_1	...	c21_8
⋮											
b2n_1	...	b2n_8	c1n_1	...	c1n_8	d2n_1	...	d2n_8	c2n_1	...	c2n_8

도면9



도면10

